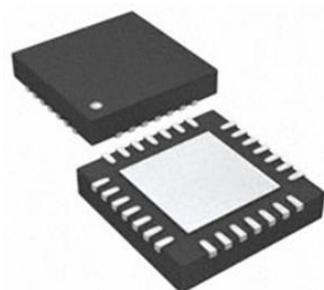


三相无刷电机驱动

产品简述

MS8828 为一款三相无刷电机的驱动芯片，最高工作电压可达 35V，最大驱动电流 1.5A。

芯片采用 PWM 脉冲驱动的方式来减少输出功耗，通过调节外部信号的占空比来调节电机的转速；芯片内置锁存型保护电路，可以在电机正常运转但 HALL 信号输入异常时起到保护芯片的作用。



QFN24

主要特点

- $I_{max}=1.5A$
- 低输出阻抗上臂桥 0.6Ω ，下臂桥 0.5Ω
- 使用直接 PWM 输入进行速度控制和同步整流
- 1-HALL FG 输出
- 锁存型 CSD 保护电路
- 正、反转工作模式，可切换
- Stop 模式下的节电功能
- 过温、过流保护以及低电压保护
- 5V 稳压输出
- Star/Stop 电路

当电机关闭时进入“急刹车(Short Brake)”

应用

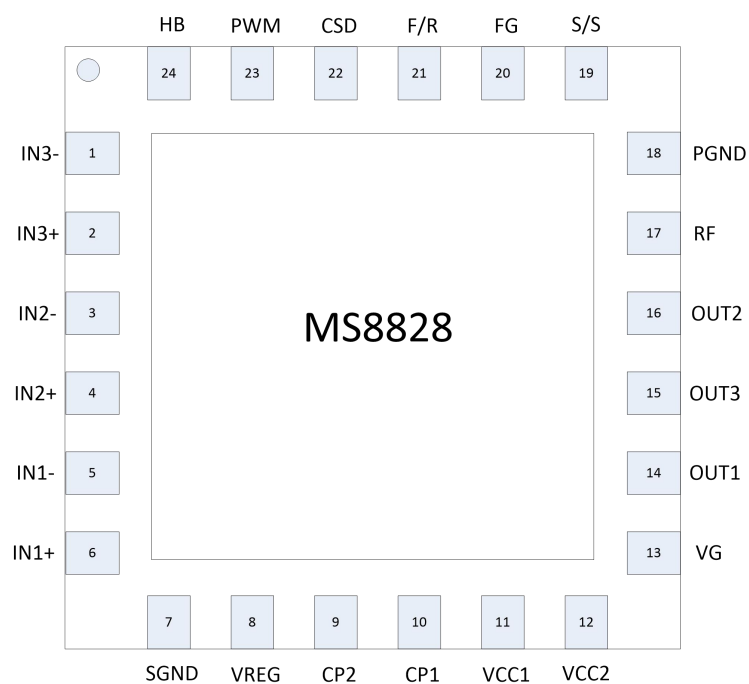
- 激光打印机
- 复印机
- 专用打印机
- 大型家电
- 监控摄像头

产品规格分类

产品	封装形式	丝印名称
MS8828	QFN24	MS8828



管脚图

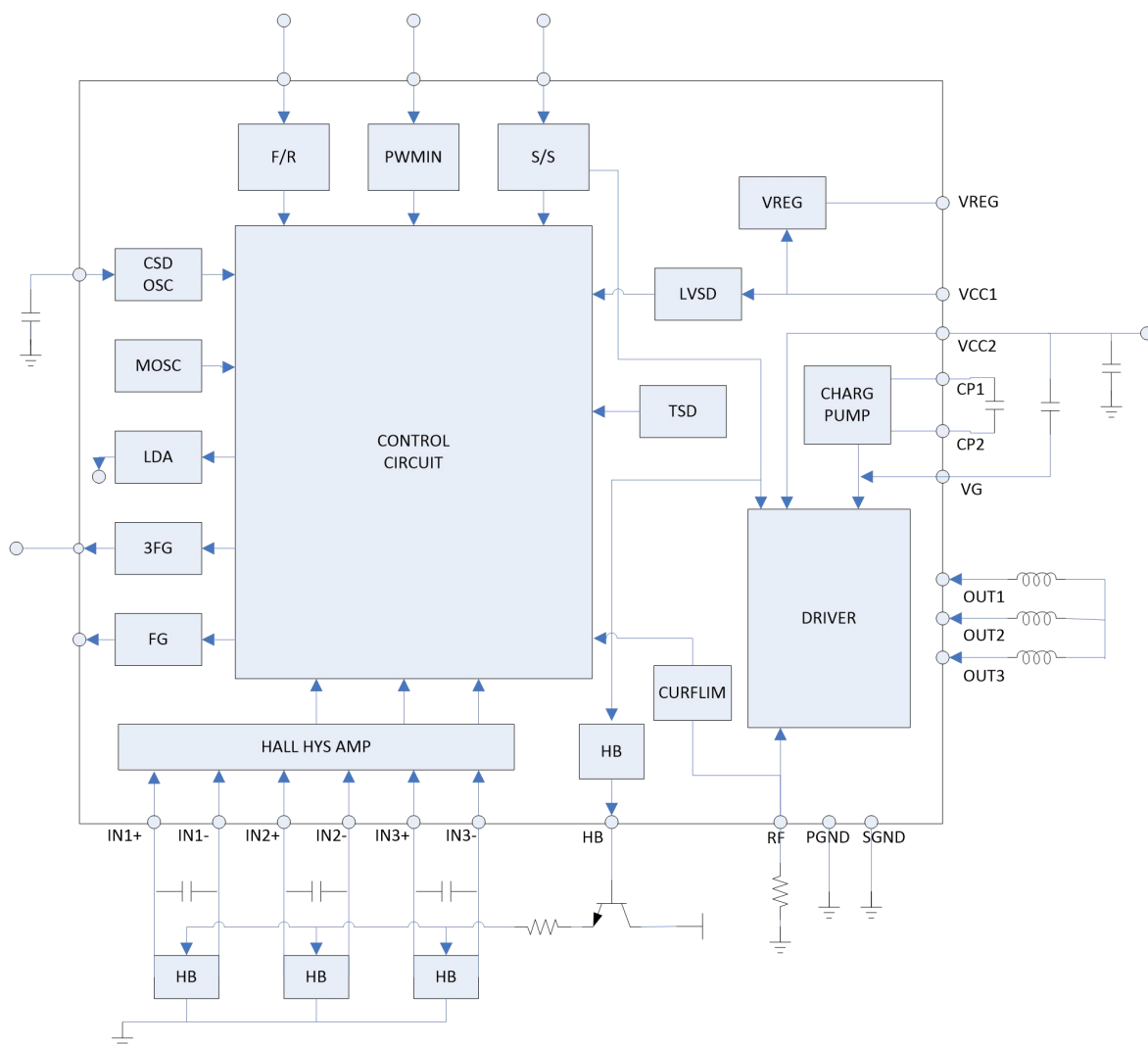


管脚说明

管脚编号	管脚名称	管脚属性	管脚描述
1	IN3-	I	HALL 信号输入 H: IN+>IN-; L: IN->IN+
2	IN3+		
3	IN2-		
4	IN2+		
5	IN1-		
6	IN1+		
7	SGND	---	逻辑地
8	VREG	O	5V 稳定输出, 逻辑电源
9	CP2	O	电荷泵电容连接脚
10	CP1		
11	VCC1	---	控制电源
12	VCC2	---	功率电源
13	VG	O	电荷泵输出
14	OUT1	O	输出
15	OUT3		
16	OUT2		
17	RF	---	输出电流检测
18	PGND	---	功率地
19	S/S	I	Start (低) /Stop (高或者开路)
20	FG	O	1-HALL 信号输出 (随每次 Hall 信号反转而反转)
21	F/R	I	正反转模式
22	CSD	I	CSD 保护
23	PWMIN	I	PWM 输入
24	HB	I	3.6V HALL 偏置脚



内部框图



极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。

参数	符号	参数 范围	单位
最大工作电压	VCCmax	36	V
电荷泵电压	VGmax	42	V
输出电流	I _{max}	1.5	A
最大功耗	P _{dmax}	1.35	W
结温	T _{jmax}	150	°C
工作温度	T _{opr}	-40 ~ 80	°C
存储温度	T _{str}	-55 ~ 150	°C



电气参数

无其他说明, T=25°C, VCC=24V

管脚参数

参数	符号	测试条件	最小值	典型值	最大值	单位
电源电压	VCC		8.0		35	V
VREG 管脚电流	I _{REG}		0		-50	mA
HB 管脚电流	I _{HB}		0		-700	uA
FG 应用电压	V _{FB}		0		6	V
FG 管脚电流	I _{FG}		0		14	mA

电气特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电流 1	I _{CC1}			3.8	4.7	mA
工作电流 2	I _{CC2}	关断态		0.89	1.1	mA

输出模块

下臂管导通电阻	R _{ON(L1)}	I _O =1A		0.47	0.65	Ω
上臂管导通电阻	R _{ON(H1)}	I _O =-1A		0.6	0.9	Ω
下臂漏电流	I _{L(L)}				50	uA
上臂漏电流	I _{L(H)}		-50			uA
下臂桥二极管正偏电压	V _{D(L1)}	I _D =-1A		0.71	1.2	V
上臂桥二极管正偏电压	V _{D(H1)}	I _D =1A		0.73	1.3	V

5V VREG

VREG 输出电压	V _{REG}	I _O =-5mA	5.07	5.16	5.20	V
线性调整率	ΔV(REG1)	VCC=8 到 35V, I _O =-5mA			7	mV
负载调整率	ΔV(REG2)	I _O =-5mA 到 -10mA			0.4	mV

HALL 放大器

输入电流	I _{B(HA)}		-130			nA
共模电压 1	V _{ICM1}	使用元件	0.3		V _{REG} -1.3	V
共模电压 2	V _{ICM2}	在一边的输入偏置(Hall IC 应用)	0		V _{REG}	V
Hall 输入灵敏度	V _{HIN}	正弦波	80			mVp-p
迟滞宽度	ΔV _{IN(HA)}			20		mV
输入电压低->高	V _{SLH}			8		mV
输入电压高->低	V _{SHL}			-12		mV



参数	符号	测试条件	最小值	典型值	最大值	单位
CSD 振荡器						
CSD 脚高电压	VOH(CSD)			3.07		V
CSD 脚低电压	VOL(CSD)			1.08		V
幅度	V(CSD)			2.0		Vp-p
外部电容的充电电流	ICHG1(CSD)	VCHG1=2V		-11.3		uA
外部电容的放电电流	ICHG2(CSD)	VCHG2=2V		11.3		uA
内部振荡器频率	F(CSD)	C=0.022uf		129		HZ
电荷泵(VG 脚)						
VG 电压	VGOUT			VCC+5.1		V
CP1 脚						
导通电阻（上臂桥）	VOH(CP1)	ICP1=-2mA		500	700	Ω
导通电阻（下臂桥）	VOL(CP1)	ICP1=2mA		350	500	Ω
电荷泵频率	F(CP)		42	50	70	KHZ
内部 PWM 频率						
振荡频率	F(PWM)		41	51.5	62	KHZ
过流保护						
限制电压	VRF			0.21		V
过温保护						
关断温度	TSD	结温	141	147	153	$^{\circ}\text{C}$
迟滞	ΔTSD	结温	20	30	40	$^{\circ}\text{C}$
低压检测(5V VREG)						
激活电压	VSD		4.0	4.17	4.4	V
迟滞宽度	ΔVSD		0.29	0.30	0.31	V
FG 脚（3FG 脚）						
导通电阻	VOL(FG)	IFG=5mA		17	20	Ω
漏电流	IL(FG)	Vo=5V			10	uA
S/S 脚						
高电平输入电压	VIH(SS)		1.75		VREG	V
低电平输入电压	VIL(SS)		0		1.65	V
开漏输入电压	VIO(SS)			3/5VREG		V
迟滞宽度	VIS(SS)		0.3	0.4	0.5	V
高电平输入电流	IIH(SS)	VSS=VREG	41	51	65	uA
低电平输入电流	IIL(SS)	VSS=0V	-65	-76	-95	uA



参数	符号	测试条件	最小值	典型值	最大值	单位
PWMIN 脚						
推荐输入频率	F(PWM)		0.5		60	KHZ
高电平输入电压	VIH(PWIN)		1.75		VREG	V
低电平输入电压	VIL(PWIN)		0		1.65	V
开漏输入电压	VIO(PWIN)			3/5VREG		V
迟滞宽度	VIS(PWIN)		0.3	0.4	0.5	V
高电平输入电流	IIH(PWIN)	VPWIN=VREG	41	51	65	uA
低电平输入电流	IIL(PWIN)	VPWIN=0V	-65	-76	-95	uA
F/R 脚						
高电平输入电压	VIH(FR)		1.75		VREG	V
低电平输入电压	VIL(FR)		0		1.65	V
开漏输入电压	VIO(FR)			3/5VREG		V
迟滞宽度	VIS(FR)		0.3	0.4	0.5	V
高电平输入电流	IIH(FR)	VFR=VREG	41	51	65	uA
低电平输入电流	IIL(FR)	VFR=0V	-65	-76	-95	uA

三相电机逻辑真值表

IN="High"表示 $IN^+ > IN^-$ ，输出 1~3 中 "H"=SOURCE,"L"=SINK,M=OFF

F/R=H			F/R=L			OUTPUT		
IN1	IN2	IN3	IN1	IN2	IN3	OUT1	OUT2	OUT3
H	L	H	L	H	L	L	H	M
H	L	L	L	H	H	L	M	H
H	H	L	L	L	H	M	L	H
L	H	L	H	L	H	H	L	M
L	H	H	H	L	L	H	M	L
L	L	H	H	H	L	M	H	L



FG

IN1	IN2	IN3	FG
H	L	H	L
H	L	L	H
H	H	L	L
L	H	L	H
L	H	H	L
L	L	H	H

S/S, PWMIN

输入状态	S/S	PWMIN
高/开路	关断(刹车)	关断
低	开启	开启

CSD 功能

SS 端为高	——>	保护释放并重新计数（重置初始态）
F/R 正反转调节	——>	保护释放并重新计数
0%占空比 PWM 波被检测	——>	保护释放并重新计数
低压条件被检测	——>	保护释放并重新计数（重置初始态）
TSD 条件被检测	——>	停止计数



功能描述

驱动模块

芯片采用一种直接的 PWM 驱动方式减小功耗，PWM 通过调整输出模块上臂管的关断来实现调节功能，电机的驱动强度由其占空比决定。

在正常的 PWM 关断之时，同步整流开始发挥作用，下臂管导通，相比 LDMOS 寄生的二极管续流大大减小了热量的产生。

过流保护

过流保护电路用于限制输出电流的最大峰值，由 V_{RF}/R_f 决定（ $V_{RF}=0.21$ （典型）， R_f 为电流检测电阻）。电路通过减小输出导通占空比来限制输出电流。

过流保护电路在检测 PWM 工作中在二极管中流过的反向电流时拥有一个 700ns 左右的操作延时，从而防止限流电路工作异常。如果电机绕组的内阻或电感太小，在启动时（电机中没有反向电动势的产生），电流将会快速变化。这个工作延时可能会导致限流在大于设定值时才发生。因此在设定限流值时有必要考虑延时引起的增加。

注意在限流电路中 PWM 频率，是由内置的振荡器决定，大概 50kHz。

速度控制方法

脉冲从 PWMIN 管脚输入，可以通过调节 PWM 波的占空比来调节电机速度

PWM 为 0 时为 ON 态，

PWM 为 1 时为 OFF 态。

如果有必要使用反向逻辑，可以加入一额外的 NPN 管。当 PWMIN 持续高电平，芯片会判定占空比为 0，会导致 CSD 电路计数重置并且 HB 脚的输出为 0。

CSD 保护电路

MS8828 包含一个抑制保护电路，当电机正常运转但 HALL 信号长时间不变化时，电路开始工作。当 CSD 电路工作时，所有输出上臂管全部关断。

时间由连接 CSD 脚的电容决定。设置时间 $=90 \times C(\mu F)$

当一个 0.022 μF 的电容接入时，保护时间约 2s。设置时间必须足够大，以满足电机的启动时间。计数被重置的条件：

SS 端为高	——>	保护释放并重新计数（重置初始态）
F/R 正反转调节	——>	保护释放并重新计数
0%占空比 PWM 波被检测	——>	保护释放并重新计数
低压条件被检测	——>	保护释放并重新计数（重置初始态）
TSD 条件被检测	——>	停止计数

当 CSD 脚接地，逻辑电路将进入初始态，防止速度控制的发生。当不需要使用 CSD 保护功能时，将一大小近 220k Ω 和 4700pF 的电容并联对地。



低压保护

MS8828 通过结合一比较器使用带隙电压作基准进行比较, 电路检测 5V 的 VREG 电压, 当 S/S 为低且 VREG 电压低于 4.15V 时, 所有输出晶体管将被关断。

为使 VREG 电压在 4.15V 附近不出现振荡, 设置有 0.3V 的迟滞。因此, 当 VREG 电压恢复到 4.45V 时, 低压保护电路才会关闭, 所有输出管恢复工作。

过温保护

当芯片结温超过 147°C 时, 过温保护电路被激活, 关断所有输出管。当温度恢复到迟滞温度 40°C 时, 所有输出管恢复工作。

但是, 由于过温保护仅仅在芯片结温超过设定值才会被激活, 它并不能保证产品伴随这个电路就能免受破坏。

HALL 输入信号

幅度超过迟滞 (最大 35mV) 的 HALL 信号可以被识别, 但考虑到噪声效应以及相位偏移, 至少大于 100mV 的幅度为最佳。为了减少输出噪声的干扰, 可以在 HALL 输入端接一对地电容。在 CSD 保护电路中 HALL 输入作为一个判断信号。虽然电路能无视大量的噪声, 但关注时有必要的。HALL 信号同时为 HHH 或者 LLL 时被认为是错误态, 将关闭所有输出管。

如果使用到 HALL 芯片, 在一端固定 (无论正负) 一个共模电平范围(0.3V~VREG-1.7V), 允许另一端的电压范围可以为 0~VREG。

连接 HALL 元件的方法:

1. 串联

优点:

- 电流被串联的 HALL 元件所共享, 所以电流消耗相比并联更小
- 限流电阻可以舍去
- 幅度随温度变化小

缺点:

- 每个 HALL 元件只能被分到 1V, 也就存在幅度不满足的可能
- 流过 HALL 元件的电流随温度变化
- HALL 元件的不对称 (输入电阻的不同) 很容易影响幅度

2. 并联

优点:

- 流过 HALL 元件的电流由限流电阻决定
- HALL 元件的应用电压可以是多样化的, 并且可以满足足够的幅度

缺点:

- 由于需要为每个 HALL 元件单独提供电流, 功耗较大
- 需要一个限流电阻
- 幅度随温度变化

HB 脚

HB 脚可用于在节电模式下关断 HALL 元件电流, 在以下情况 HB 脚将会被关闭。

- 当 S/S 进入 STOP 态
- PWMIN 输入检测到 0% 占空比



节电模式

在 MS8828 处于 STOP 态时，几乎所有电路都被关断，以减少功耗。当使用 HALL 偏置脚时，节电模式的电流消耗将近为 900uA。即使在节电模式，芯片仍然具有 5V 的稳定电压输出。并且，在节电模式下，芯片处于 Short Brake 态（低端管短接）。

电源稳定性

芯片产生大的输出电流，并且采用一种开关驱动的方式，电源线势必会被轻易的干扰。为此，为保证电压稳定，需要在 VCC 和地之间接入一个足够大的电容。电容地端接到 PGND（功率地）上，尽可能的靠近管脚。如果不可能在 pin 脚上接入大电容，可在管脚附近接入 0.1uF 的陶瓷电容。

如果在电源线上嵌入一个二极管以防止电源线反接，电源线更容易被干扰，就需要更大的电容。

VREG 的稳定性

VREG 是逻辑电路的电源，为了稳定性，需要连接 0.1uF 或更大的电容。电容接地端需要连接到芯片的逻辑地(SGND)上。

电荷泵

电源电压通过电荷泵被逐步抬升，以提供高端管的栅电压。电压是通过逐步抬升被 CP1 和 CP2 之间的电容 CP，然后在 VG 和 VCC 之间的电容 CG 上逐渐累积。CP 和 CG 的大小推荐以下关系：

$$CG = CP = 0.22\mu F$$

CP 上充放电频率为 50KHZ，当 CP 电容很大时，VG 将会被抬升。可是当电容太大，充放电将变的没有效率，VG 充电时间就会很长。

使用须知

芯片具有同步整流功能，可以提高驱动效率。同步整流开始发挥作用，利用下臂管导通，相比寄生的二极管续流大大减小了热量的产生。可是，同步整流可能引发电源电压的上升，比如以下情况：

- 输出占空比突然减少
- PWM 输入频率突然降低

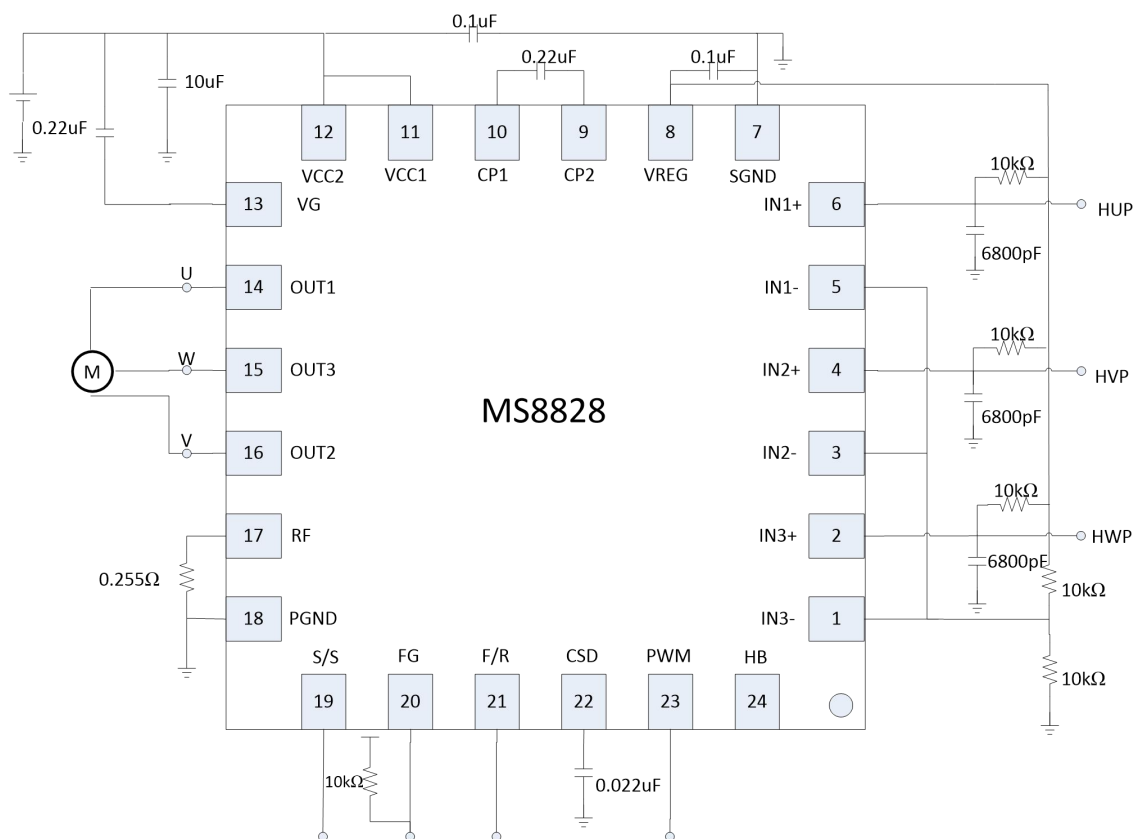
必须采取有效措施去保护芯片，确保电源电压上升也不会超过绝对最大参数，包括：

- 电源到地的大电容的选择
- 电源到地的二极管的接入

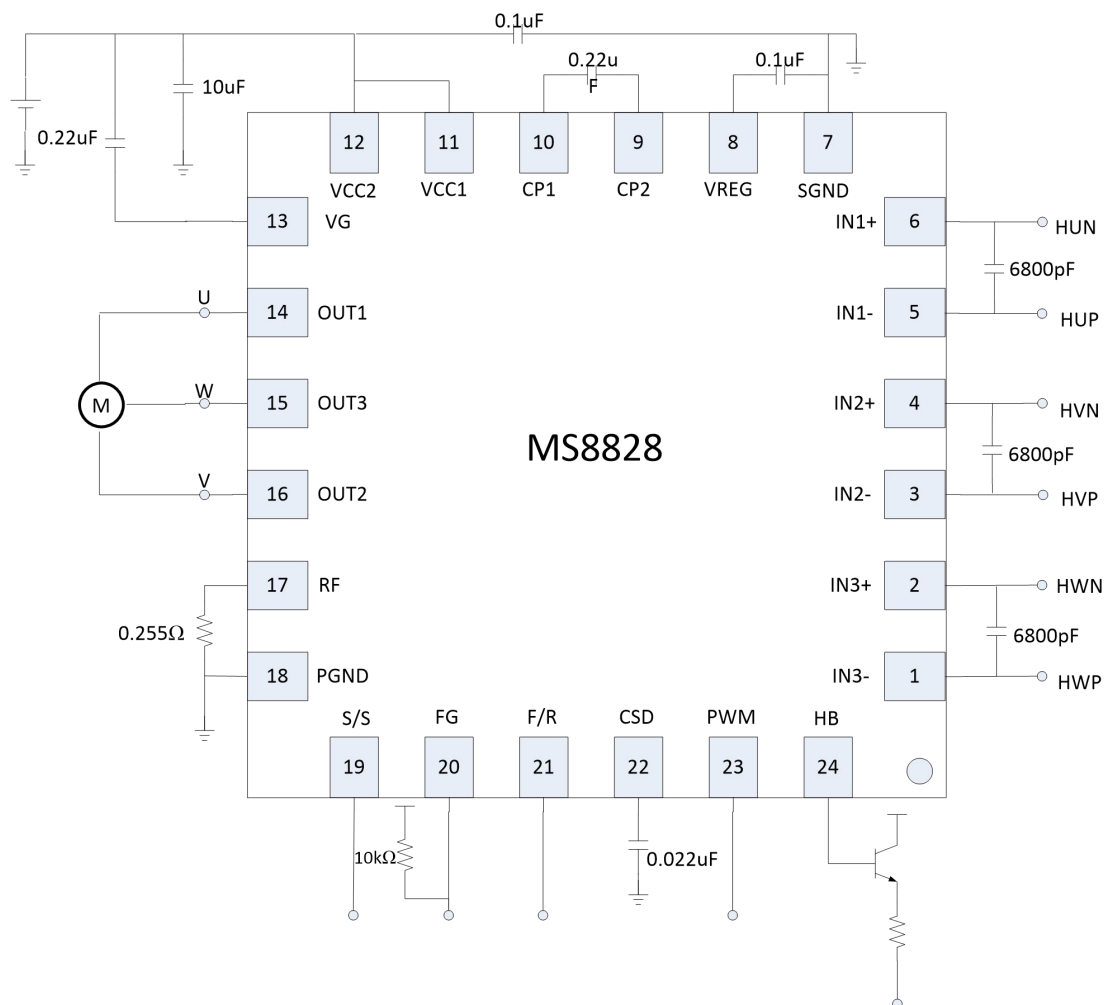


典型应用电路图

用 HALL IC 时



用 HALL 元件时

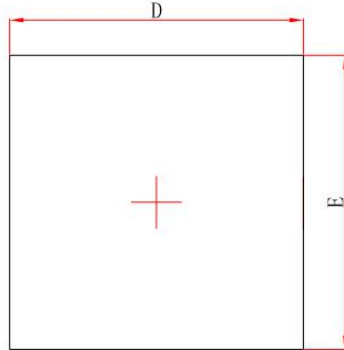


1. 在任何环境下都不能超过芯片的绝对参数;
2. 流过大电流的 VCC, 以及各个输出脚在版图布线时尽可能的宽和短;
3. VCC 的旁路电容, 特别是陶瓷电容的连接, 应该尽可能的靠近芯片 VCC 脚;
4. VREG 作为芯片的基准电压, 需要在 VREG 和 GND 之间连接电容用来稳定 VREG。
因此, 该电容需要尽可能的靠近 VREG 脚。
5. 连接电机的地线以及 MCU 的地区域在版图设计中需要隔离;
6. 不推荐 VREG 用于周边电路, 因为精度并不高。

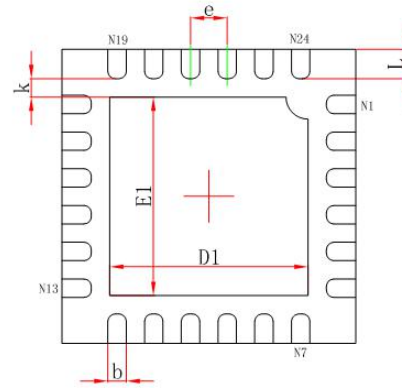


封装外形图

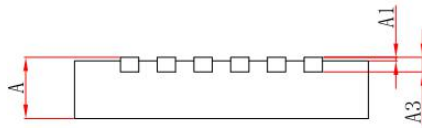
QFNWB4×4-24L(P0.50) (散热片)



Top View



Bottom View



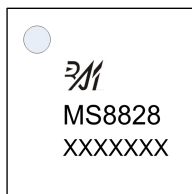
Side View

符号	尺寸 (毫米)		尺寸 (英寸)	
	最小	最大	最小	最大
A	0.700/0.800	0.800/0.900	0.028/0.031	0.031/0.035
A1	0.000	0.050	0.000	0.002
A3	0.203REF		0.008REF	
D	3.900	4.100	0.154	0.161
E	3.900	4.100	0.154	0.161
D1	2.600	2.800	0.102	0.110
E1	2.600	2.800	0.102	0.110
k	0.200MIN		0.008MIN	
b	0.180	0.300	0.007	0.012
e	0.500TYP		0.020TYP	
L	0.300	0.500	0.012	0.020



印章与包装规范

1. 印章内容介绍



产品型号：MS8828

生产批号：XXXXXXX

2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS8828	QFN24	4000	1	4000	8	32000



声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！





MOS电路操作注意事项

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。

